

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2009-112580

(P2009-112580A)

(43) 公開日 平成21年5月28日(2009.5.28)

(51) Int.Cl.	F I	テーマコード (参考)
A 6 1 B 1/00 (2006.01)	A 6 1 B 1/00 3 2 0 B	4 C 0 3 8
A 6 1 B 1/04 (2006.01)	A 6 1 B 1/04 3 6 2 J	4 C 0 6 1
A 6 1 B 5/07 (2006.01)	A 6 1 B 5/07	
	A 6 1 B 5/07 1 0 0	

審査請求 未請求 請求項の数 11 O L (全 15 頁)

(21) 出願番号 特願2007-289898 (P2007-289898)
(22) 出願日 平成19年11月7日 (2007.11.7)

(71) 出願人 000113263
H O Y A 株式会社
東京都新宿区中落合2丁目7番5号
(74) 代理人 100090169
弁理士 松浦 孝
(74) 代理人 100124497
弁理士 小倉 洋樹
(74) 代理人 100127306
弁理士 野中 剛
(74) 代理人 100129746
弁理士 虎山 滋郎
(74) 代理人 100132045
弁理士 坪内 伸

最終頁に続く

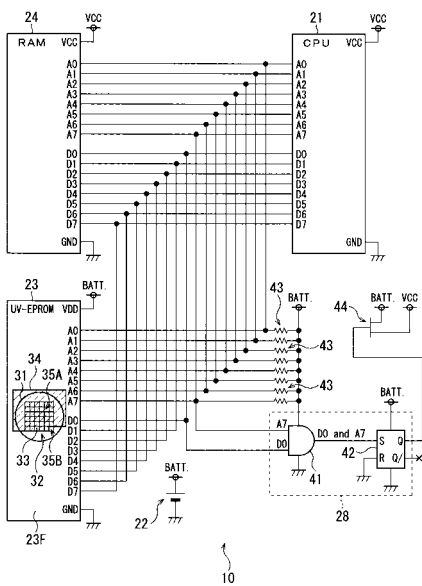
(54) 【発明の名称】 動作切替機構

(57) 【要約】

【課題】余計な部材を用いることなく簡単な構成でカプセル内視鏡の電源を投入する。

【解決手段】カプセル内視鏡10の内部に、CPU21及びUV-EPROM23を設ける。UV-EPROM23は、複数のメモリセル33を有する。各メモリセル33は、紫外光を所定量以上受光することによりビットが0から1に変化する。複数のメモリセルのうち、一部は遮光部材34によって遮光され外部からの光を受光できず、遮光メモリ領域35Aを形成する。遮光メモリ領域35AはCPU21を動作させるためのプログラムを記録する。その他のメモリセル33は外部からの光を受光でき、露出メモリ領域35Bを形成する。露出メモリ領域35Bのうち、所定のメモリセル33のビットが変化すると、バッテリー22からCPU21に電力供給が開始される。

【選択図】図3



【特許請求の範囲】**【請求項 1】**

所定回路の動作を切り替えるための動作切替機構において、
多数のメモリセルを有し、かつ各メモリセルが特定波長の光を所定量以上受光することにより各々のビットデータが変化するメモリを備え、

前記メモリセルのうち少なくとも 1 つのメモリセルが特定波長の光を受光することによってそのビットデータが変化すると、前記所定回路の動作が切り替えられることを特徴とする動作切替機構。

【請求項 2】

前記多数のメモリセルは、一部が外部からの光を受光できず、その他が外部からの光を受光できるように遮光されており、

前記その他のメモリセルのうち少なくとも 1 つのメモリセルが特定波長の光を受光することによってそのビットデータが変化すると、前記所定回路の動作が切り替えられることを特徴とする請求項 1 に記載の動作切替機構。

【請求項 3】

前記一部のメモリセルには所定のデータが記録されることを特徴とする請求項 2 に記載の動作切替機構。

【請求項 4】

前記所定のデータはプログラムに関するデータであって、

前記所定回路は、前記プログラムに基づき動作させられることを特徴とする請求項 3 に記載の動作切替機構。

【請求項 5】

前記その他のメモリセルのうち所定数以上のメモリセルのビットデータが変化すると、前記所定回路の動作が切り替えられることを特徴とする請求項 2 に記載の動作切替機構。

【請求項 6】

前記所定回路は CPU であり、かつ前記メモリに複数のデータ線及びアドレス線によって接続されており、

前記 CPU の駆動が開始される前において、前記複数のアドレス線のうち、少なくとも 1 本のアドレス線から前記メモリに入力されている信号が、ブルアップ又はブルダウンされており、その信号によって前記少なくとも 1 つのメモリセルのビットデータを、前記複数のデータ線のうち 1 本のデータ線に信号として出力させ、

そのデータ線に出力された信号が変化すると、前記 CPU の駆動が開始されることを特徴とする請求項 1 に記載の動作切替機構。

【請求項 7】

論理回路を備え、

前記少なくとも 1 つのメモリセルのビットデータを、前記メモリから信号として出力し、その出力された信号が前記論理回路に入力され、

前記メモリからの信号は、前記少なくとも 1 つのメモリセルのビットデータが変化すると、第 1 の状態から第 2 の状態に変化し、

前記論理回路は、前記メモリからの信号が第 1 の状態から第 2 の状態に変化すると、前記所定回路の動作を切り替えると共に、前記所定回路の動作が切り替えられた後、前記メモリからの信号が第 1 の状態に戻っても、前記所定回路に切り替えられた動作を継続して実施させることを特徴とする請求項 1 に記載の動作切替機構。

【請求項 8】

論理回路を備え、

前記メモリセルのうち複数のメモリセルのビットデータそれぞれを、前記メモリから信号として出力し、その出力された信号が前記論理回路に入力され、

前記メモリからの信号それぞれは、前記メモリセル各々のビットデータが変化すると、第 1 の状態から第 2 の状態に変化し、

前記論理回路は、前記メモリからの信号の全てが第 2 の状態であるとき、前記所定回路

10

20

30

40

50

の動作を切り替えることを特徴とする請求項 1 に記載の動作切替機構。

【請求項 9】

飲み込み型医療機器に使用されることを特徴とする請求項 1 に記載の動作切替機構。

【請求項 10】

前記所定回路及び前記メモリは、外殻内部に配置されており、

前記外殻の一部は前記外殻外部からの光を内部に透過させる光透過部で構成されており、

前記少なくとも 1 つのメモリセルは、前記光透過部を介して、前記外殻外部からの光を受光することを特徴とする請求項 1 に記載の動作切替機構。

【請求項 11】

前記外殻は、カプセル内視鏡の外殻であると共に、前記カプセル内視鏡は撮影光学系を有し、

前記撮影光学系は、前記外殻外部から前記メモリに前記特定波長の光が照射されるとき、そのメモリに照射される光が入射されないように、前記外殻内部に配置されていることを特徴とする請求項 10 に記載の動作切替機構。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、カプセル内視鏡等の飲み込み型医療機器における動作切替機構に関し、特に UV - E PROM を用いて回路の動作を切り替えることが可能な動作切替機構に関する。

【背景技術】

【0002】

近年、胃腸等の体内を撮影するための内視鏡として、飲み込み型のカプセル内視鏡が実用化されつつある。カプセル内視鏡は、その内部に設けられた電池等によって、内部回路を駆動させるが、電池の充電量は限られており、電池による回路駆動は短時間しか行うことができない。したがって、嚥下直前に医師等によって電源が投入され、内部回路の駆動が開始されるのが一般的である。この電源投入動作は、防水等の観点からカプセル内視鏡を分解させず、かつ簡単な操作で行われることが望ましい。

【0003】

従来、カプセル内視鏡の電源投入機構としては、透明ドーム部の内部の対向する位置にフォトインタラプタを設け、そのフォトインタラプタに光を入射させて、電源を投入する機構が知られている（例えば、特許文献 1 参照）。このカプセル内視鏡は、フォトインタラプタに光が入射されないように、透明ドーム部に保護キャップが被せられて保管される一方、使用時に保護キャップが外され、フォトインタラプタに光を入射させることにより電源が投入されている。

【0004】

また、特許文献 2 には、発光素子から出力された所定パターンの光を、受光センサが受光することによって、カプセル内視鏡の電源のオンオフが切り替えられる電源切替機構が開示されている。

【特許文献 1】特開 2005 - 278815 号公報

【特許文献 2】特開 2005 - 73934 号公報

【発明の開示】

【発明が解決しようとする課題】

【0005】

しかし、特許文献 1、2 に記載された機構においては、例えばフォトインタラプタや受光センサ等の電源投入のための特別の部材をカプセル内視鏡の内部に設けなければならず、カプセル内視鏡の構成が複雑になる。

【0006】

そこで、本発明は、上記問題点に鑑みてなされたものであり、電源投入のための特別な部材を設けなくても、カプセル内視鏡の電源投入を行うことができる動作切替機構を提供

10

20

30

40

50

することを目的とする。

【課題を解決するための手段】

【0007】

本発明に係る動作切替機構は、所定回路の動作を切り替えるための動作切替機構において、多数のメモリセルを有し、かつ各メモリセルが特定波長の光を所定量以上受光することにより各々のビットデータが変化するメモリを備え、メモリセルのうち少なくとも1つのメモリセルが特定波長の光を受光することによってそのビットデータが変化すると、所定回路の動作が切り替えられることを特徴とする。

【0008】

多数のメモリセルは、一部が外部からの光を受光できず、その他が外部からの光を受光できるように遮光されており、上記その他のメモリセルのうち少なくとも1つのメモリセルが特定波長の光を受光することによってそのビットデータが変化すると、所定回路の動作が切り替えられることを特徴とする。

10

【0009】

また、上記一部のメモリセルには所定のデータが記録されていることが好ましく、上記所定のデータはプログラムに関するデータであることが特に好ましい。そして、上記所定回路は、そのプログラムに基づき動作させられることがより好ましい。

【0010】

所定回路はCPUであり、かつメモリに複数のデータ線及びアドレス線によって接続されていることが好ましく、CPUは、それらアドレス線及びデータ線を介してメモリとのデータの送受信を行う。CPUの駆動が開始される前、複数のアドレス線のうち、少なくとも1本のアドレス線からメモリに入力されている信号が、プルアップ又はプルダウンされており、その信号によって上記少なくとも1つのメモリセルのビットデータを、複数のデータ線のうち1本のデータ線に信号として出力させ、そのデータ線に出力された信号が変化すると、CPUの駆動が開始されることが好ましい。

20

【0011】

本発明に係る動作切替機構が論理回路を備える場合、上記少なくとも1つのメモリセルのビットデータを、メモリから信号として出力し、その出力された信号が論理回路に入力される。上記メモリからの信号は、例えば、上記少なくとも1つのメモリセルのビットデータが変化すると、第1の状態（例えば、ロー（Low））から第2の状態（例えば、ハイ（High））に変化する信号である。論理回路は、例えば、メモリからの信号が第1の状態から第2の状態に変化すると、所定回路の動作を切り替える。また論理回路は、所定回路の動作が切り替えられた後、メモリからの信号が第1の状態に戻っても、所定回路に切り替えられた動作を継続して実施させることが好ましい。

30

【0012】

本発明に係る動作切替機構が論理回路を備える場合、メモリセルのうち複数のメモリセルのビットデータそれぞれを、メモリから信号として出力し、その出力された信号が論理回路に入力されても良い。この場合、メモリからの信号それぞれは、メモリセル各々のビットデータが変化すると、第1の状態から第2の状態に変化する。論理回路は、メモリからの信号の全てが第2の状態であるとき、所定回路の動作を切り替えることが好ましい。

40

【0013】

上記その他のメモリセルのうち所定数以上のメモリセルのビットデータが変化すると、所定回路の動作が切り替えられても良い。

【0014】

所定回路及びメモリは、外殻内部に配置されていることが好ましい。この場合、外殻の一部は外殻外部からの光を内部に透過させる光透過部で構成されており、上記少なくとも1つのメモリセルは、光透過部を介して、外殻外部からの光を受光することができる。本発明に係る動作切替機構は、例えば、飲み込み型医療機器に使用される。

【0015】

上記外殻は、例えば、カプセル内視鏡の外殻であると共に、カプセル内視鏡は撮影光学

50

系を有している。撮影光学系は、外殻外部からメモリに特定波長の光が照射されるとき、そのメモリに照射される光が入射されないように、外殻内部に配置されていることが好ましい。

【発明の効果】

【0016】

本発明によれば、例えば、飲み込み型医療機器において、UV-EPR OMの一部のメモリセルを用いて回路動作の切り替えが行われるので、回路動作の切り替えのための特別な部材を設けなくても回路動作の切り替えを行うことができる。

【発明を実施するための最良の形態】

【0017】

10

以下本発明について図面を用いて説明する。

図1は、本発明の動作切替機構がカプセル内視鏡に適用された第1の実施形態を示す。

【0018】

カプセル内視鏡10は、嚥下されることにより体内に飲み込まれ、体内の様子を観察することができる飲み込み型医療機器である。図1に示すようにカプセル内視鏡10は、その内部がカプセル外殻11で密閉されて構成される。カプセル外殻11は、円筒状に形成されかつ不透明材料で構成される不透明本体部11Aと、本体部11Aの左端部に接続され、光透過性を有する略半球状の透明カバー部（光透過部）11Bと、本体部11Aの右端部に接続され、不透明材料で構成される略半球状の不透明カバー部11Cとから成る。

【0019】

20

カプセル内視鏡10は、カプセル外殻11の内部に、CPU21、UV-EPR OM23、RAM24、照明素子25、撮像素子26、送信回路27、及び論理回路28等の各種回路と、これら回路に電力を供給するためのバッテリー22とを備える。

【0020】

UV-EPR OM23は、記録されたデータを紫外線によって消去することができる不揮発性メモリであって、照明素子25、撮像素子26、送信回路27などを制御するプログラムが記録されている。CPU21は、電力が供給されることにより駆動する。駆動したCPU21は、UV-EPR OM23に記録されたプログラムに基づき、照明素子25、撮像素子26、及び送信回路27等の各回路の動作を制御する。照明素子25は透明カバー11Bを介して、照明光をカプセル外殻11の外部に照射するとともに、撮像素子26は、対物レンズ（対物光学系）62（図2参照）によって結像面に結像された被写体像を基に、画像信号を生成する。また、送信回路27は、生成された画像信号を送信用画像信号として外部に無線送信する。RAM24は動作中に必要なデータ等を適宜記録する。

30

【0021】

図2は、本実施形態に係るカプセル内視鏡10の一部を示す側面図である。カプセル外殻11の内部には、図2に示すように、撮像素子26が左面60Lに取り付けられた回路基板60が設けられる。回路基板60はカプセル内視鏡10の長手方向に延出する中心軸Xに垂直に配置され、撮像素子26は中心軸X上に配置される。回路基板60の左面60Lには、レンズ鏡筒61が設けられ、撮像素子26の光軸前方に設けられた対物レンズ62がレンズ鏡筒61の内部に保持される。対物レンズ62は、その光軸が中心軸Xに一致し、かつ透明カバー部11Bの先端部に対向するように配置される。対物レンズ62の光軸前方には、対物レンズ62に入射される光の量を調整するための絞り64が設けられる。絞り64は、レンズ鏡筒61に取り付けられる。基板60の前方（左方）には、レンズ鏡筒62の外周を取り囲み、かつレンズ鏡筒62に固定された照明素子基板63が配置される。照明素子基板63の左面には、対物レンズ62を取り囲むように複数の照明素子25が設けられる。

40

【0022】

回路基板60の左面60Lにおける、中心軸Xからずれた位置には、メモリ基板65が設けられる。メモリ基板65は、中心軸X（すなわち、対物レンズ62の光軸）に平行に配置されており、その外側の面にUV-EPR OM23が取り付けられている。これによ

50

り、UV - EPROM 23は、中心軸Xに平行に配置されると共に、UV - EPROM 23の前面23Fが外殻11の外周側に向けられ、透明カバー部11Bの本体部11Aとの接続部分に対向する。

【0023】

後述するようにUV - EPROM 23の前面23F側に配置されたメモリセル33（図3参照）は、外殻11の外部から透明カバー部11Bを介して入射された光を受光可能であって、特に中心軸Xに垂直な方向からの光Lを最も受光しやすくなる。一方、対物レンズ62の光軸は、中心軸Xに平行であるため、中心軸Xに垂直な方向からの光Lは受光することができない。したがって、中心軸Xに垂直な方向、又はその垂直方向から僅かに傾いた方向から紫外光を照射すれば、対物レンズ62を介して撮像素子26に紫外光を受光させずに、UV - EPROM 23のメモリセル33に紫外光を受光させることができる。

10

【0024】

図3は、第1の実施形態に係るカプセル内視鏡10の一部を示す回路図である。なお、図3においては、図面を簡略化して示すためにアドレスデコーダは図示しない。図3に示すように、CPU 21は、アドレス線A0～A7及びデータ線D0～D7によってRAM 24及びUV - EPROM 23に接続され、アドレス線A0～A7及びデータ線D0～D7を介してこれらとデータの送受信を行う。

【0025】

UV - EPROM 23は、その前面23Fにガラス等の透明材料から形成され、光透過性を有する透明窓31が設けられ、その透明窓31の下にはベアチップ32が配置される。ベアチップ32の上には、多数のメモリセル33が実装されている。

20

【0026】

UV - EPROM 23は、前述したように、前面23Fが透明カバー部11B（図2参照）に対向するように配置されると共に、透明窓31の一部が、遮光部材34によって遮光されている。多数のメモリセル33のうち一部は、遮光部材34によって遮光されて遮光メモリ領域35Aを形成し、カプセル外殻11の外部からの光が受光できないようになっている。一方、遮光部材34に遮光されていないその他のメモリセル33は、透明カバー部11B及び透明窓31を介して、カプセル外殻11の外部からの光を受光することができ、露出メモリ領域35Bを形成している。

30

【0027】

各メモリセル33は電荷を蓄積することが可能なフローティングゲートを有している。各フローティングゲートに電荷が所定量以上蓄積されたメモリセル33は、そのビットデータが0になると共に、電荷が所定量未満しか蓄積されないメモリセル33は、そのビットデータが1となる。各メモリセル33は、紫外線を受光することにより、蓄積していた電荷を放出し、そのビットデータが1から0に変化する。UV - EPROM 23は、各メモリセル33のビットデータを1又は0にすることにより、所定のデータを記録することができる。本実施形態では、UV - EPROM 23及びRAM 24は、256バイトのメモリ容量を有している。

【0028】

UV - EPROM 23の遮光メモリ領域35Aには、上述したプログラムが記録されている。遮光メモリ領域35Aの各メモリセル33は、外部から紫外光を受光することはないので、そのビットデータは変化せず、プログラムが遮光メモリ領域35Aから消去されることはない。本実施形態では、UV - EPROM 23は256バイトの容量のものが使用されており、その最後の1バイトの領域を除く全ての領域（00h～0feh番地）が遮光メモリ領域35Aとなり、遮光メモリ領域35Aには255バイトが割り振られる。

40

【0029】

UV - EPROM 23の最後の1バイト（最終バイト）の領域（0ffh番地）は、遮光部材34によって遮光されておらず、露出メモリ領域35Bとなる。露出メモリ領域35Bは、後述するようにCPU 21の駆動を開始するための領域として使用され、データを記録するための領域としては使用されない。

50

【 0 0 3 0 】

論理回路 2 8 は、アンド回路 4 1 と、S R F F (set/reset flip-flop) 4 2 とを備える。アンド回路 4 1 は 2 つの入力端子を有し、入力端子それぞれはアドレス線 A 7 及びデータ線 D 0 に接続されている。アンド回路 4 1 は 2 つの入力端子にハイ信号が入力されると、出力端子からハイ信号を出力する。

【 0 0 3 1 】

S R F F 4 2 は、セット端子 S がアンド回路 4 1 の出力端子に接続され、リセット端子 R が接地されると共に、非反転出力端子 Q が F E T 4 4 に接続されている。S R F F 4 2 は、アンド回路 4 1 からセット端子 S にハイ信号が入力されると、ハイ信号を非反転出力端子 Q から出力する。一方、S R F F 4 2 は、セット端子 S にロー信号が入力されても、非反転出力端子 Q から出力される信号を変化させない。したがって、セット端子 S に入力される信号がハイ信号からロー信号に変わっても、非反転出力端子 Q からは継続してハイ信号が出力され続けることとなる。

10

【 0 0 3 2 】

非反転出力端子 Q から出力された信号は、F E T 4 4 に入力される。F E T 4 4 は、ハイ信号が入力されてオン状態となると、バッテリー 2 2 から C P U 2 1、R A M 2 4、照明素子 2 5、撮像素子 2 6、及び送信回路 2 7 (図 1 参照) に向けて電力が供給され、これら回路が駆動する。一方、F E T 4 4 は、ロー信号が入力されてオフ状態となると、C P U 2 1、R A M 2 4 等の回路に向けて電力が供給されず、C P U 2 1 等の回路が非駆動状態になる。

20

【 0 0 3 3 】

C P U 2 1 が駆動される前の初期状態では、S R F F 4 2 の非反転出力端子 Q からロー信号が出力されて、F E T 4 4 がオフ状態に保たれているため、C P U 2 1 等の回路は非駆動状態に維持される。なお、本実施形態では、F E T 4 4 の代わりにリレー (relay) 等の他のスイッチング素子が用いられても良い。

【 0 0 3 4 】

論理回路 2 8 及び U V - E P R O M 2 3 には、バッテリー 2 2 から常時電力が供給されている。したがって、論理回路 2 8 は、C P U 2 1 が駆動される前の初期状態において、アドレス線 A 7 及びデータ線 D 0 の信号を監視することができる。

【 0 0 3 5 】

アドレス線 A 0 ~ A 7 それぞれは、プルアップ抵抗 4 3 を介して、バッテリー 2 2 に接続されている。C P U 2 1 が駆動される前の初期状態では、アドレス線 A 0 ~ A 7 には C P U 2 1 から信号が入力されない。しかし初期状態では、アドレス線 A 0 ~ A 7 はプルアップされて、U V - E P R O M 2 3 に入力される信号は、全てハイ信号になっている。これにより、初期状態では、U V - E P R O M 2 3 からは、露出メモリ領域 3 5 B の最終バイト (Offh) の最下位ビットのデータが、データ線 D 0 に信号として出力される。

30

【 0 0 3 6 】

U V - E P R O M 2 3 の最終バイト (Offh) は、初期状態では、少なくとも最下位ビットに対応するメモリセル 3 4 に電荷が蓄積されており、その最下位ビットのデータが 0 になっている。すなわち、U V - E P R O M 2 3 の最終バイト (Offh) は 2 進表記で “ **** *0b ” で表される (なお、* はドントケアである) 。

40

【 0 0 3 7 】

初期状態において、カプセル内視鏡 1 0 は遮光フィルム等で形成されたパッケージ (不図示) 内に収容されている。これにより、U V - E P R O M 2 3 の露出メモリ領域 3 5 B (最終バイト (Offh)) には、カプセル内視鏡 1 0 がパッケージから取り出されるまで、カプセル外殻 1 1 の外部から紫外光等の光が照射されない。したがって、初期状態では、最終バイト (Offh) の最下位ビットが 0 に維持されるため、データ線 D 0 にはロー信号が入力され、アンド回路 4 1 からロー信号が出力される。アンド回路 4 1 からロー信号が入力される S R F F 4 2 は、その出力信号をロー信号に維持し、C P U 2 1 等の各種回路は非駆動状態に維持される。

50

【 0 0 3 8 】

一方、カプセル内視鏡 1 0 が使用されるときには、上記パッケージから取り出され、その後、不図示の紫外光照射手段で紫外光がカプセル内視鏡 1 0 に照射され、露出メモリ領域 3 5 B が紫外光を受光する。露出メモリ領域 3 5 B が紫外光を受光すると、最終バイトの最下位ビットに対応するメモリセル 3 3 が電荷を放出し、そのビットデータが 0 から 1 に変化し、データ線 D 0 に入力される信号がハイ信号に切り替えられる。また、上述したように、アドレス線 A 7 にもハイ信号が入力されており、したがって、アンド回路 4 1 から S R F F 4 2 に向けてハイ信号が出力される。

【 0 0 3 9 】

ハイ信号が入力された S R F F 4 2 は、非反転出力端子 Q からハイ信号を出力し、F E T 4 4 がオン状態に切り替えられる。そして、C P U 2 1 等の回路に電力が供給されて、これら回路の駆動が開始される。

10

【 0 0 4 0 】

C P U 2 1 が駆動すると、C P U 2 1 からの信号出力により、アドレス線 A 7 及びデータ線 D 0 に入力される信号は、ハイ及びローに適宜切り替えられる。しかし、S R F F 4 2 は、ハイ信号が入力された後に、その入力信号が再びロー信号に戻っても、F E T 4 4 に向けてハイ信号を継続して出力する。したがって、C P U 2 1 駆動開始後、アドレス線 A 7 又はデータ線 D 0 にロー信号が入力されて、アンド回路 4 1 からロー信号が出力されても、F E T 4 4 はオン状態に保たれる。

【 0 0 4 1 】

20

すなわち、論理回路 2 8 は、初期状態において、データ線 D 0 から入力される信号を検知し、その信号がロー信号からハイ信号に切り替わると、F E T 4 4 にハイ信号を出力し、C P U 2 1 等の各種回路を駆動させる。一方、論理回路 2 8 は、C P U 2 1 等の各種回路が駆動した後においては、データ線 D 0 やアドレス線 A 7 からロー信号が入力されても、F E T 4 4 にハイ信号を出力し続け、C P U 2 1 等の各回路の駆動を停止させることはない。

【 0 0 4 2 】

以上のように本実施形態においては、プログラムデータを記録するための U V - E P R O M 2 3 のメモリセル 3 3 の一部に、カプセル外部から紫外光を照射することにより、各種回路の動作を開始させ、電源投入を行うことができる。したがって、カプセル内視鏡の内部に余計な部材を設けなくても、カプセル内視鏡を分解せずに電源投入を行うことができる。

30

【 0 0 4 3 】

また、本実施形態では、カプセル内視鏡 1 0 の殺菌のために紫外光照射を行う場合、殺菌作業と同時に、電源投入も行うことができる。

【 0 0 4 4 】

なお、本実施形態においては、露出メモリ領域 3 5 B は、1 バイト分のメモリセル 3 3 によって形成されるが、少なくとも 1 ビット分のメモリセル 3 3 によって形成されれば良く、その大きさは特に限定されるものではない。但し、実際には、所定のメモリセル 3 3 のみを厳密に露出させるのは困難であるので、露出メモリ領域 3 5 B 周辺のメモリセル 3 3 には、データが記録されないことが好ましい。

40

【 0 0 4 5 】

図 4 は、第 2 の実施形態に係るカプセル内視鏡 1 0 の一部を示す回路図である。以下、本実施形態について、第 1 の実施形態との相違点を説明する。第 1 の実施形態では、アドレス線 A 0 ~ A 7 に入力される信号全てが、プルアップ抵抗 4 3 によって、プルアップされているが、本実施形態では、アドレス線 A 7 に入力される信号のみがプルアップされている。

【 0 0 4 6 】

また、プログラムデータが記録されている遮光メモリ領域 3 5 A は、U V - E P R O M 2 3 の前半領域 (0 0 h ~ 7 f h 番地) すなわち、1 2 8 バイトの領域から成ると共に、露出メ

50

メモリ領域 35B は、UV - EPROM 23 の後半領域 (80h ~ 0ffh 番地) から成る。そして、本実施形態でも、露出メモリ領域 35B の全てのバイトは、初期状態において、少なくとも最下位ビットのデータが 0 になっており、UV - EPROM 23 の露出メモリ領域 35B の全てのバイト (80h ~ 0ffh 番地) は 2 進表記で “*****0b” で表される。

【0047】

本実施形態では、CPU 21 が駆動される前の初期状態において、アドレス線 A7 のみがプルアップされているので、アドレス線 A7 には確実にハイ信号が入力されるが、その他のアドレス線 A0 ~ A6 には、ハイ信号又はロー信号のいずれが入力されるか不定である。したがって、UV - EPROM 23 からデータ線 D0 には、後半領域 (すなわち、遮光メモリ領域 35B) のいずれか 1 つのバイトのデータの最下位ビットが出力されるが、

10

【0048】

本実施形態の初期状態でも、露出メモリ領域 35B には紫外光が照射されず、露出メモリ領域 35B の全てのバイト (80h ~ 0ffh 番地) の最下位ビットは 0 に維持される。したがって、データ線 D0 にはロー信号が入力され、アンド回路 41 からロー信号が出力されるので、CPU 21 等の各種回路は非駆動状態に維持される。

【0049】

一方、カプセル内視鏡 10 が使用されるときには、紫外光がカプセル内視鏡 10 に照射され、露出メモリ領域 35B が紫外光を受光する。露出メモリ領域 35B が紫外光を受光すると、露出メモリ領域 35B の全てのバイトにおいて、少なくとも最下位ビットに対応するメモリセル 33 が電荷を放出し、そのビットデータが 0 から 1 に変化する。ここで、データ線 D0 には、露出メモリ領域 35B のいずれのバイトのデータが出力されるかが不定である。しかし、露出メモリ領域 35B が紫外光を受光することによって、露出メモリ領域 35B の全てのバイトの最下位ビットは 0 から 1 に変化するため、データ線 D0 に入力される信号はハイ信号に切り替えられる。

20

【0050】

データ線に入力される信号が、ハイ信号に切り替えられると、第 1 の実施形態と同様に、FET 44 がオン状態となり、CPU 21 等への電力供給が開始されて、各種回路の動作が開始される。なお、本実施形態でも、論理回路 28 の構成は、第 1 の実施形態と同様であるため、CPU 21 が一旦駆動した後、アドレス線 A7 及びデータ線 D0 に入力される信号の変化に基づいて、CPU 21 等の各種回路の駆動が停止されることはない。

30

【0051】

以上のように本実施形態においては、アドレス線 A0 ~ A6 に接続されるプルアップ抵抗を省略できるので、第 1 の実施形態に比べて回路を簡素化することができる。但し、UV - EPROM 23 に記録されるプログラムのデータ量を、128 バイト以下にしなければならないので、本実施形態は、プログラムのデータ量が比較的小さい場合に有効である。

【0052】

図 5 は、第 3 の実施形態に係るカプセル内視鏡 10 の一部を示す回路図である。以下、本実施形態について、第 1 の実施形態との相違点を説明する。

40

【0053】

本実施形態では、論理回路 28 に設けられるアンド回路 41 は、入力端子 20 を 8 つ有し、それぞれアドレス線 A4 ~ A7、及びデータ線 D0 ~ D3 が接続されている。また、アドレス線 A0 ~ A7 のうち、アドレス線 A4 ~ A7 のみがプルアップ抵抗 43 を介してバッテリー 22 に接続されており、アドレス線 A4 ~ A7 に入力される信号がプルアップされて、ハイ信号になっている。

【0054】

本実施形態では、プログラムデータが記録されている遮光メモリ領域 35A は、UV - EPROM 23 の 00h ~ 0feh 番地の領域から形成され、240 バイトの領域が割り振られる。一方、露出メモリ領域 35B は、UV - EPROM 23 のその他の領域 (0f0h ~ 0ffh

50

番地) から形成され、CPU 21 の駆動を開始させるために使用される。

【0055】

露出メモリ領域 35B の全てのバイトは、初期状態において、少なくとも下位の 4 ビットに対応するメモリセル 34 に電荷が蓄積されており、下位の 4 ビットのビットデータが 0 になっている。したがって、露出メモリ領域 35B の全てのバイト (f0h~0ffh 番地) は 2 進表記で “****0000b” で表される。

【0056】

本実施形態では、CPU 21 が駆動される前の初期状態において、アドレス線 A4~A7 がプルアップされているので、アドレス線 A4~A7 には確実にハイ信号が入力されるが、その他のアドレス線 A0~A3 には、ハイ信号又はロー信号のいずれが入力されるか不定である。したがって、UV-EPROM 23 からデータ線 D0~D3 には、露出メモリ領域 35B (0f0h~0ffh 番地) のいずれか 1 つのバイトのデータが出力されるが、どのバイトのデータが出力されるかは不定である。但し、データ線 D0~D3 からは、1 つのバイトの下位の 4 ビットのデータが出力される。

【0057】

本実施形態の初期状態でも、露出メモリ領域 35B には紫外光が照射されず、露出メモリ領域 35B の全てのバイト (0f0h~0ffh 番地) の下位の 4 ビットのビットデータは 0 に維持される。したがって、全てのデータ線 D0~D3 にはロー信号が入力され、アンド回路 41 からロー信号が出力され、CPU 21 は非駆動状態に維持される。

【0058】

一方、カプセル内視鏡 10 が使用されるときには、紫外光がカプセル内視鏡 10 に照射され、露出メモリ領域 35B が紫外光を受光する。露出メモリ領域 35B が紫外光を受光すると、露出メモリ領域 35B の全てのバイトにおいて、少なくとも下位の 4 ビットに対応するメモリセル 33 において電荷が放出され、それらのビットデータが 0 から 1 に変化する。ここで、データ線 D0~D4 には、露出メモリ領域 35B のいずれのバイトのデータが出力されるかが不定である。しかし、露出メモリ領域 35B が紫外光を受光することによって、露出メモリ領域 35B の全てのバイトの下位の 4 ビットは、そのビットデータが 0 から 1 に変化するため、データ線 D0~D3 に入力される信号は全てハイ信号に切り替えられる。

【0059】

上述したようにアドレス線 A4~A7 にはハイ信号が入力されているので、データ線 D0~D3 に入力される信号がハイ信号になると、アンド回路 41 の入力端子には全てハイ信号が入力されることとなる。したがって、第 1 の実施形態と同様に、アンド回路 41 の出力端子からハイ信号が出力されるので、FET 44 がオン状態となる。これにより、CPU 21 等への電力供給が開始されて、CPU 21 等の各種回路の動作が開始される。なお、本実施形態でも、CPU 21 が一旦駆動した後は、アドレス線 A4~A7 及びデータ線 D0~D3 に入力される信号の変化に基づいて、CPU 21 の駆動が停止されることはない。

【0060】

本実施形態では、4 つのメモリセル 33 のビットデータがアンド回路 41 で検知され、それらビットデータの全てが 0 から 1 に変化しているときのみ、電源投入動作が実施されている。したがって、第 1 及び第 2 の実施形態に比べて、誤作動により電源が投入されることが防止される。但し、多くのデータ線 D0~D3 の信号を監視することにより、第 1 の実施形態に比べて初期状態における待機電力が増えるおそれがある。また、プルアップ抵抗を複数設けたことによって、第 2 の実施形態に比べてより広いメモリ領域にプログラムデータを格納することができる。

【0061】

なお、第 1~第 3 の実施形態では、所定のアドレス線には、プルアップ抵抗が接続されているが、プルダウン抵抗が接続されて、所定のアドレス線に入力される信号がローにプルダウンされていても良い。

10

20

30

40

50

【 0 0 6 2 】

図 6 は、第 4 の実施形態に係るカプセル内視鏡 1 0 の一部を示す回路図である。以下、本実施形態について、第 3 の実施形態との相違点を説明する。

【 0 0 6 3 】

上記各実施形態では、UV - EPROM 2 3 の露出メモリ領域 3 5 B は、CPU 2 1 の駆動開始動作、すなわち電源投入のために使用されたが、本実施形態では、電源投入後に使用される。具体的には、UV - EPROM 2 3 は、例えばカプセル内視鏡 1 0 の紫外線曝露量を検知し、その検知結果に基づき、内視鏡 1 0 内部の回路の動作を切り替えるために使用される。

【 0 0 6 4 】

カプセル内視鏡 1 0 には、例えば押しボタン等の公知のスイッチ 5 0 が設けられている。本実施形態では、スイッチ 5 0 がオンされることにより、バッテリー 2 2 から CPU 2 1、RAM 2 4、UV - EPROM 2 3、照明素子 2 5 (図 1 参照) 等の各種回路に電力が供給され、各種回路が駆動される。

【 0 0 6 5 】

UV - EPROM 2 3 は、第 3 の実施形態と同様に、遮光メモリ領域 3 5 A (00h ~ 0efh 番地) と、露出メモリ領域 3 5 B (0f0h ~ 0ffh 番地) を有し、遮光メモリ領域 3 5 A にはプログラムに関するデータが記録される。一方、露出メモリ領域 3 5 B における全てのメモリセル 3 3 は、初期状態においては、フローティングゲートに電荷が蓄積されており、ビットが 0 になっている。各メモリセル 3 3 は、上記各実施形態と同様に、紫外光を所定量以上受光することによって、そのビットデータが 1 に変化させられる。

【 0 0 6 6 】

次に、本実施形態に係る紫外線曝露量検知ルーチンを図 7 のフローチャートを用いて説明する。本ルーチンでは、スイッチ 5 0 がオンされて CPU 2 1 が駆動すると、ステップ S 1 1 0 において、露出メモリ領域 3 5 B のデータを読み出し、露出メモリ領域 3 5 B において、ビットデータが 1 になっているビット数が検知される。

【 0 0 6 7 】

次いで、ステップ S 1 2 0 では、その検知されたビット数が、予め定められていた所定数以上であるかが検知され、所定数未満である場合、ステップ S 1 1 0 に戻り、再度ビット数の検知が行われる。一方、ステップ S 1 2 0 で検知されたビット数が、予め定められていた所定数以上である場合、カプセル内視鏡 1 0 が所定量以上の紫外光に曝露されたと判断され、ステップ S 1 3 0 に進む。ステップ S 1 3 0 では、カプセル内視鏡 1 0 が所定量の紫外線に曝露されたことが使用者に報知され、本ルーチンは終了する。本実施形態では、例えば照明素子 2 5 を所定のパターン (例えば、点滅させる) で発光させることにより、使用者に報知させるが、その報知方法は特に限定されるものではない。

【 0 0 6 8 】

以上のように、本実施形態では、カプセル内視鏡 1 0 の紫外線曝露量を UV - EPROM 2 3 を用いて検知することができる。したがって、使用者は例えば、紫外線滅菌を行うとき、カプセル内視鏡 1 0 が十分に滅菌されたかどうかを判断することができる。

【 0 0 6 9 】

勿論、本実施形態では、上記紫外線曝露量の検知結果を別の目的に用いても良い。例えば、検知されたビット数が所定数以上となったときに、撮像素子のシャッタースピードが切り替えられるようにしても良い。このような構成よれば、使用者は、スイッチ 5 0 をオンにした後、故意に紫外線をカプセル内視鏡 1 0 に照射することによって、カプセル内視鏡 1 0 の動作を切り替えることが可能になる。

【 0 0 7 0 】

なお、本発明における動作切替機構は、カプセル内視鏡以外の飲み込み型医療機器に適用することも可能であるし、その他の動作切替が必要な機器ならば何ら制限なく適用することが可能である。

【 図面の簡単な説明 】

【 0 0 7 1 】

【図 1】カプセル内視鏡の内部を模式的に示したブロック図である。

【図 2】カプセル内視鏡の内部を拡大して示した側面図である。

【図 3】第 1 の実施形態に係るカプセル内視鏡の内部を詳細に示した回路図である。

【図 4】第 2 の実施形態に係るカプセル内視鏡の内部を詳細に示した回路図である。

【図 5】第 3 の実施形態に係るカプセル内視鏡の内部を詳細に示した回路図である。

【図 6】第 4 の実施形態に係るカプセル内視鏡の内部を詳細に示した回路図である。

【図 7】第 4 の実施形態に係る紫外線曝露量検知ルーチンを示すフローチャートである。

【符号の説明】

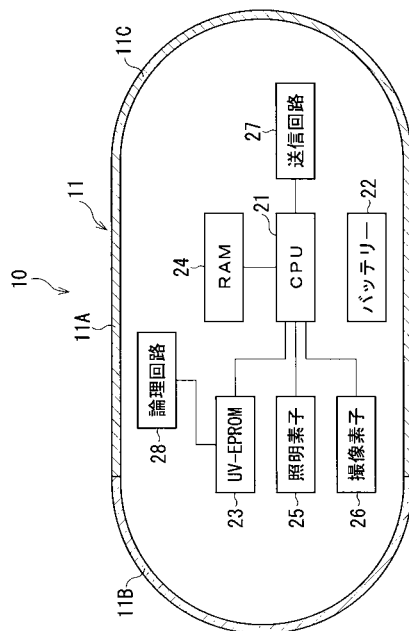
【 0 0 7 2 】

10

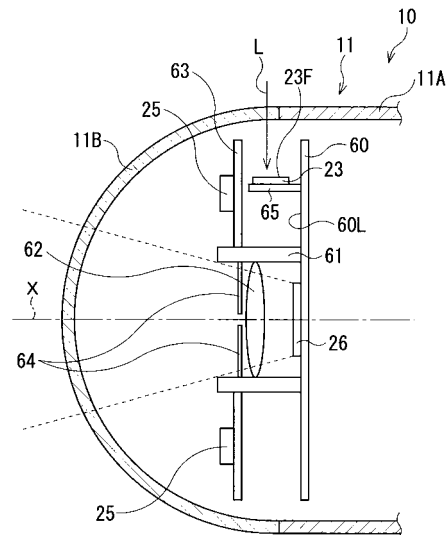
- 10 カプセル内視鏡
- 11 カプセル外殻
- 21 CPU
- 22 バッテリー
- 23 UV - E P R O M
- 24 R A M
- 28 論理回路
- 33 メモリセル
- 35 A 遮光メモリ領域
- 35 B 露出メモリ領域

20

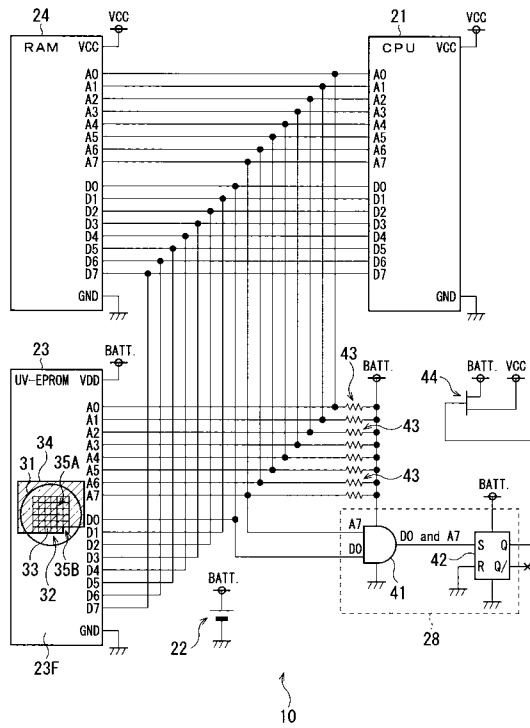
【図 1】



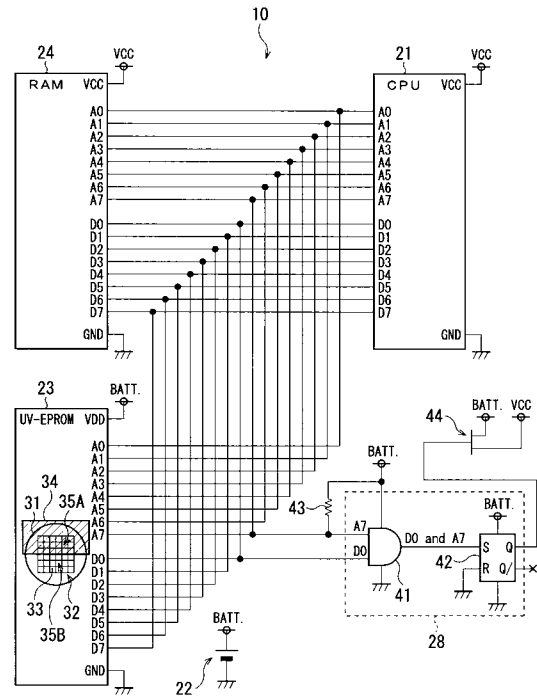
【図 2】



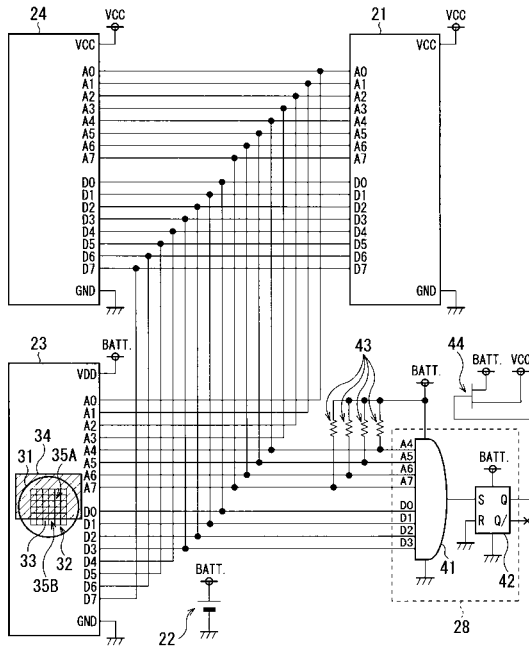
【図 3】



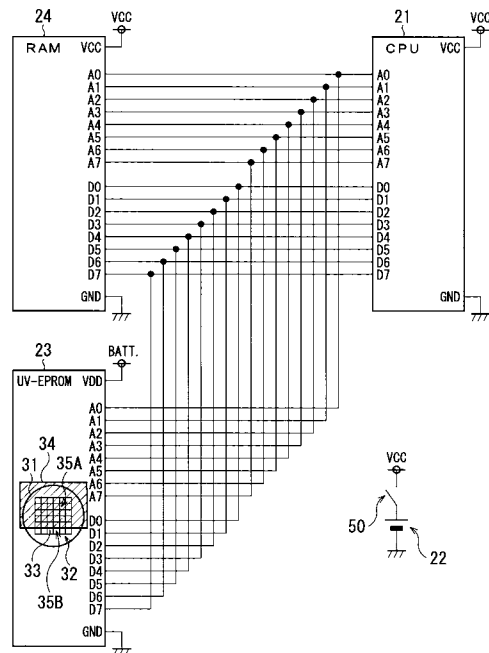
【図 4】



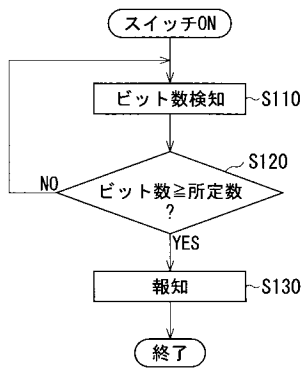
【図 5】



【図 6】



【 図 7 】



フロントページの続き

(72)発明者 松本 健太郎

東京都板橋区前野町 2 丁目 3 6 番 9 号 ペンタックス株式会社内

F ターム(参考) 4C038 CC03 CC08

4C061 AA01 AA04 BB02 CC06 DD00 FF41 HH51 JJ17 JJ19 LL02

NN07 QQ06 UU06 UU08 YY02 YY14 YY18

专利名称(译)	动作切替机构		
公开(公告)号	JP2009112580A	公开(公告)日	2009-05-28
申请号	JP2007289898	申请日	2007-11-07
[标]申请(专利权)人(译)	保谷股份有限公司		
申请(专利权)人(译)	HOYA株式会社		
[标]发明人	松本健太郎		
发明人	松本 健太郎		
IPC分类号	A61B1/00 A61B1/04 A61B5/07		
CPC分类号	A61B1/041		
FI分类号	A61B1/00.320.B A61B1/04.362.J A61B5/07 A61B5/07.100 A61B1/00.C A61B1/00.610 A61B1/00.680 A61B1/045.640		
F-TERM分类号	4C038/CC03 4C038/CC08 4C061/AA01 4C061/AA04 4C061/BB02 4C061/CC06 4C061/DD00 4C061/FF41 4C061/HH51 4C061/JJ17 4C061/JJ19 4C061/LL02 4C061/NN07 4C061/QQ06 4C061/UU06 4C061/UU08 4C061/YY02 4C061/YY14 4C061/YY18 4C161/AA01 4C161/AA04 4C161/BB02 4C161/CC06 4C161/DD00 4C161/DD07 4C161/FF14 4C161/FF41 4C161/HH51 4C161/JJ17 4C161/JJ19 4C161/LL02 4C161/NN07 4C161/QQ06 4C161/UU06 4C161/UU08 4C161/YY02 4C161/YY14 4C161/YY18		
代理人(译)	松浦 孝 野刚		
外部链接	Espacenet		

摘要(译)

解决的问题：在不使用额外构件的情况下，以简单的结构打开胶囊型内窥镜的电源。在胶囊型内窥镜（10）的内部设有CPU（21）和UV-EPROM（23）。UV-EPROM 23具有多个存储单元33。每个存储单元33通过接收预定量或更多的紫外线来将其比特从0改变为1。多个存储单元中的一部分被遮光部件34遮蔽，不能接收来自外部的光，从而形成遮光存储区域35A。遮光存储区域35A记录用于操作CPU 21的程序。其他存储单元33可以接收来自外部的光并形成暴露的存储区域35B。当暴露的存储区域35B中的预定存储单元33的位改变时，开始从电池22到CPU 21的供电。[选择图]图3

